

ON-CHIP COIL MD ITS MANUFACTURING METHOD

Publication number: JP2001284533

Publication date: 2001-10-12

Inventor: FUJITA KEN; HOGEN HIROSHI

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- international: H01L23/52; H01L21/3205; H01L21/768; H01L21/822;
H01L27/04; H01L23/52; H01L21/02; H01L21/70;
H01L27/04; (IPC1-7): H01L27/04; H01L21/3205;
H01L21/768; H01L21/822

- European:

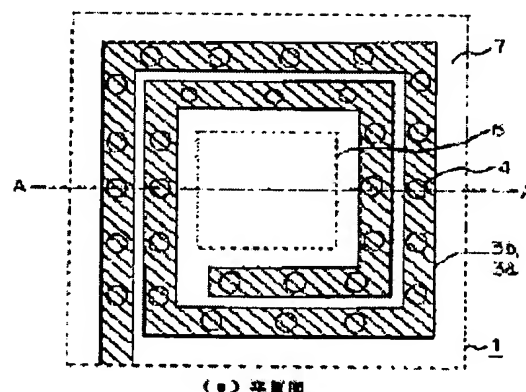
Application number: JP20000091130 20000329

Priority number(s): JP20000091130 20000329

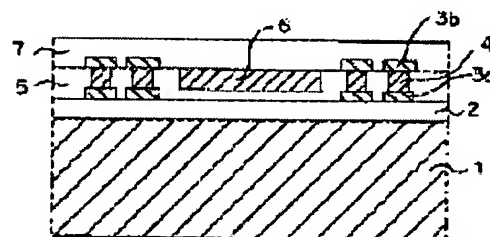
Report a data error here

Abstract of JP2001284533

PROBLEM TO BE SOLVED: To provide an on-chip coil and its manufacturing method which has a small occupied area and a high inductance. **SOLUTION:** A coil wiring 3a is formed on an insulation film 2 formed on a silicon substrate 1 surface, a coil wiring 3b is formed thereon through a layer insulation film 5, and the coil wirings 3a, 3b are electrically interconnected with plugs 4 made of a ferroelectric metal filled in a plurality of through-holes formed in the layer insulation film 5. A magnetic core 6 is disposed in a central part of the coil wiring 3, and the plugs 4 and the magnetic core 6 are formed by forming through-holes in the layer insulation film 5 in the same step and filling the same ferroelectric metal in the formed through-holes at the same time. Thus, a compact on-chip coil having a high inductance and a low resistance is obtained without increasing the manufacturing process step.



(a) 平面図



(b) A-A 断面図

1:シリコン基板
2:絶縁膜
3a, 3b:コイル配線
4:プラグ
5:層間絶縁膜
6:磁性コア
7:保護絶縁膜

本発明の第1の実施形態のオンチップ・コイル

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-284533

(P2001-284533A)

(43) 公開日 平成13年10月12日 (2001. 10. 12)

(51) Int.Cl.⁷

識別記号

F I

テマコード⁷ (参考)

H 0 1 L 27/04
21/822
21/3205
21/768

H 0 1 L 27/04
21/88
21/90

L 5 F 0 3 3
S 5 F 0 3 8
A

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願2000-91130 (P2000-91130)

(22) 出願日 平成12年 3 月 29 日 (2000. 3. 29)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門 1 丁目 7 番 12 号

(72) 発明者 藤田 研

東京都港区虎ノ門 1 丁目 7 番 12 号 沖電気
工業株式会社内

(72) 発明者 法元 寛

東京都港区虎ノ門 1 丁目 7 番 12 号 沖電気
工業株式会社内

(74) 代理人 100086807

弁理士 柿本 恭成

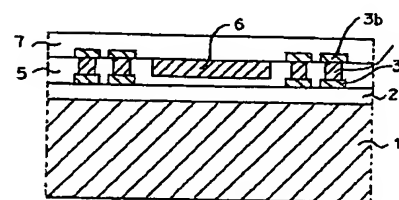
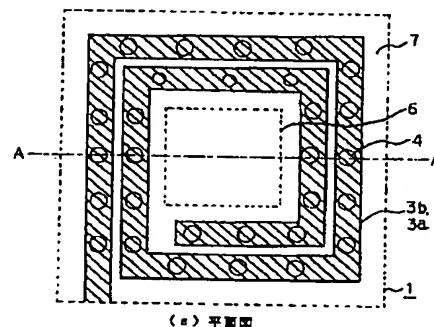
最終頁に続く

(54) 【発明の名称】 オンチップ・コイルとその製造方法

(57) 【要約】

【課題】 占有面積が小さく、かつ大きなインダクタンスを有するオンチップ・コイルとその製造方法を提供する。

【解決手段】 シリコン基板 1 表面に形成された絶縁膜 2 上に、コイル配線 3 a が形成され、その上に層間絶縁膜 5 を介してコイル配線 3 b が形成される。コイル配線 3 a, 3 b 間は、層間絶縁膜 5 に形成された複数の貫通穴に充填された強磁性体金属によるプラグ 4 で電気的に接続されている。また、コイル配線 3 の中央部には、磁気コア 6 が配置されている。プラグ 4 と磁気コア 6 は、層間絶縁膜 5 に同一工程で貫通穴を形成し、形成した貫通穴に、同じ強磁性体金属を同時に充填することによって形成される。これにより、製造工程を増やすことなく、小形でインダクタンスが大きく、かつ抵抗分の小さなオンチップ・コイルが得られる。



1: シリコン基板
2: 絶縁膜
3a, 3b: コイル配線
4: プラグ
5: 層間絶縁膜
6: 磁気コア
7: 保護絶縁膜

本発明の第 1 の実施形態のオンチップ・コイル

分の小さなコイルとなる。更に、コイル配線の中央部に強磁性体金属で形成された磁気コアが配置されているので、インダクタンスが大きくなる。

【0006】第2の発明は、オンチップ・コイルにおいて、半導体基板上に絶縁膜を介して形成されたコイル配線と、前記コイル配線の中央部に配置され、軟磁性体粒子を接着性材料で固化して形成された磁気コアとを備えている。第2の発明によれば、次のような作用が行われる。コイル配線の中央部に軟磁性体粒子を接着性材料で固化して形成された磁気コアが配置されているので、インダクタンスが大きくなる。

【0007】第3の発明は、オンチップ・コイルにおいて、半導体基板上に絶縁膜を介して形成されたコイル配線と、前記コイル配線の中央部に配置され、軟磁性体粒子を接着性材料で固化して形成された第1の磁気コアと、前記コイル配線の外周部を取巻くように配置され、前記第1の磁気コアと同じ材質の軟磁性体粒子を接着性材料で固化して形成された第2の磁気コアとを備えている。第3の発明によれば、次のような作用が行われる。コイル配線の中央部及び外周部に軟磁性体粒子を接着性材料で固化して形成された第1及び第2の磁気コアが配置されているので、インダクタンスが大きくなる。更に、外周部に配置された第2の磁気コアによって、外部に対する磁界の漏洩が小さくなる。

【0008】第4の発明は、半導体基板上に形成された第1のコイル配線と、層間絶縁膜を介して前記第1のコイル配線に対向して形成された第2のコイル配線と、前記第1及び第2のコイル配線を電気的に並列接続する複数のプラグとを有するオンチップ・コイルの製造方法において、前記第1のコイル配線が形成された半導体基板の表面に前記層間絶縁膜を形成した後、該層間絶縁膜に前記複数のプラグを形成するための開口部と前記第1及び第2のコイル配線の中央部に磁気コアを形成するための開口部とを形成する開口処理と、前記層間絶縁膜に形成された開口部に強磁性体金属を充填する充填処理とを行うようにしている。

【0009】第5の発明は、半導体基板上に絶縁膜を介して形成されたコイル配線を有するオンチップ・コイルの製造方法において、前記半導体基板上に前記絶縁膜を介して前記コイル配線を形成した後、前記絶縁膜に前記コイル配線の中央部に磁気コアを形成するための開口部を形成する開口処理と、前記絶縁膜に形成された開口部に軟磁性体粒子及び接着性溶剤の混合物を充填する充填処理と、前記絶縁膜の開口部に充填した混合物を熱によって固化して前記磁気コアを形成する形成処理とを行うようにしている。

【0010】第6の発明は、第5の発明の開口処理において、前記絶縁膜に前記コイル配線の中央部に第1の磁気コアを形成するための開口部を形成すると共に、該コイル配線の外周部に第2の磁気コアを形成するための開

口部を形成するようにしている。

【0011】

【発明の実施の形態】(第1の実施形態)図1(a)、(b)は、本発明の第1の実施形態を示すオンチップ・コイルの構成図であり、同図(a)は表面からコイル部を透視した平面図、及び同図(b)は同図(a)におけるA-A線による断面図である。このオンチップ・コイルは、半導体集積回路のコイル形成領域に設けられるもので、図1(b)に示すように、シリコン基板1上に形成された酸化シリコン等の絶縁膜2の上に、矩形の螺旋状に形成されたコイル配線3aを有している。コイル配線3aは、例えば窒化チタン/チタン/アルミニウムシリコン銅合金/チタン/窒化チタンの積層構造の厚さ0.5~1 μ m程度の導電層で形成されている。配線の幅は5~20 μ mで、コイルの外側の辺の長さは、一般的に50~500 μ m程度となっている。図1(a)に示すコイル配線3aの巻き数は2回であるが、所望のインダクタンスに応じて1~10回程度の巻き数に形成される。

【0012】コイル配線3aの上には、この配線幅等に応じて5~40 μ m間隔で、鉄、コバルトまたは鉄コバルト合金等の強磁性体金属による複数のプラグ4を介して、このコイル配線3aと同じ形状のコイル配線3bが接続されている。絶縁膜2の上には、コイル配線3aとプラグ4を埋め込むように、酸化シリコン等の層間絶縁膜5が形成されている。コイル配線3aの中央部の層間絶縁膜5は、このコイル配線3aと同程度の厚さとなっており、その上にプラグ4と同じ材質の磁気コア6が、このプラグ4と同程度の厚さで埋め込まれている。更に、コイル配線3b、層間絶縁膜5及び磁気コア6の表面には、保護絶縁膜7が形成されている。

【0013】図2(a)~(f)は、図1のオンチップ・コイルの製造方法を示す工程図である。このオンチップ・コイルは、次のような工程1~工程6で製造される。

(1) 工程1

シリコン基板1の表面を酸化して酸化シリコン等の絶縁膜2を形成する。更に、この絶縁膜2の表面に、窒化チタン、チタン、アルミニウムシリコン銅合金、チタン、及び窒化チタンを順次、スパッタリング法で蒸着し、厚さ0.5~1 μ m程度の積層構造の導電層3を形成する。

(2) 工程2

導電層3の上にホトリソグラフィ法でエッチング用のマスクを形成し、この導電層3をエッチングすることにより、コイル配線3aを形成する。

【0014】(3) 工程3

絶縁膜2及びコイル配線3aの表面に、気相堆積法によって酸化シリコン等の層間絶縁膜5を形成する。

(4) 工程4